

Tokyo Tech

FPGA入門用ボードで手軽に実現するLinux対応のRISC-Vパーソナルコンピュータ

An easy-to-use Linux-compatible RISC-V personal computer on an FPGA starter board

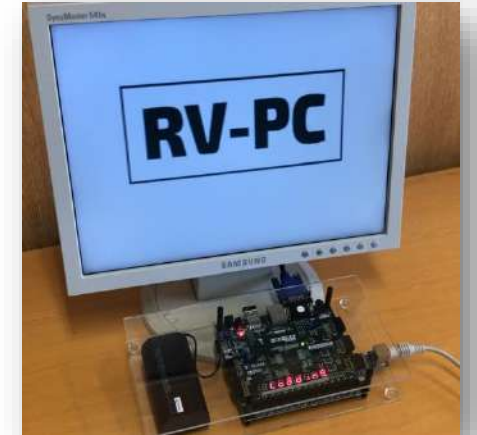


Kise Kenji

School of Computing, Tokyo Institute of Technology

2021-04-23 11:15-11:45 RISC-V Day Tokyo 2021 Spring

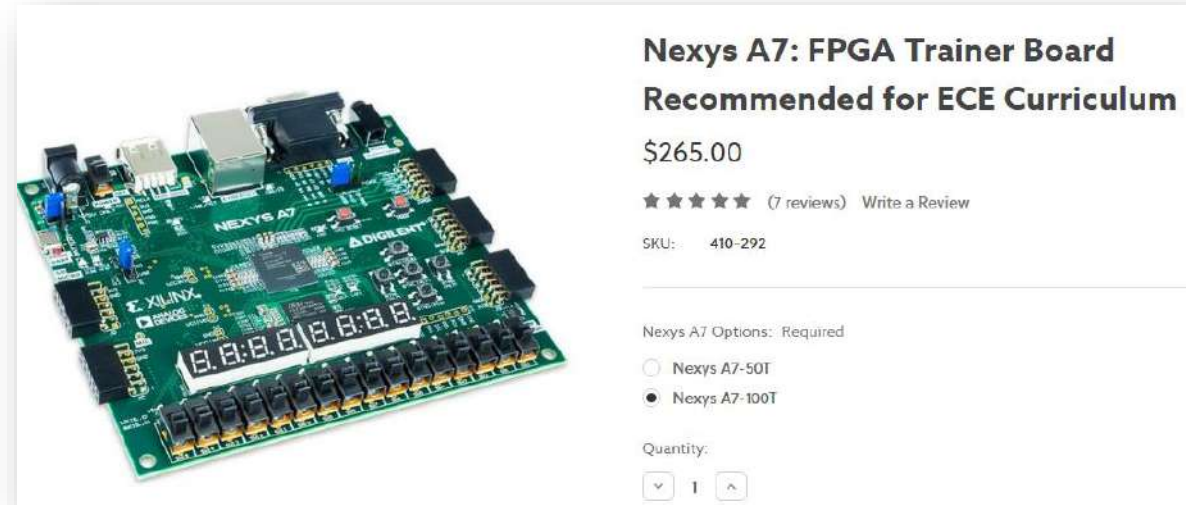
- FPGA入門用ボードのNexys A7で手軽に実現するLinux対応のRISC-Vパーソナルコンピュータである **RV-PC** を紹介.
- RV-PC の何がすごいのか？
RV-PC の多くはVerilog HDL で記述されており，独自開発のパイプラインプロセッサである RVCorePL が採用されている．また，イーサネット，SD カード，VGA ディスプレイ，マウス，キーボード等の幅広い I/O をサポートし，Linuxの上でGUIのアプリケーションを含む多様なソフトウェアを動作させることができる.
- We introduce **RV-PC**, an easy-to-use Linux-compatible RISC-V personal computer.
The many modules are written in Verilog HDL, and a designed pipeline processor is used there. It supports a wide range of I/O such as Ethernet, SD card, VGA display, mouse, and keyboard. It can run various software, including GUI applications.



FPGA入門用ボード \$265

- Digilent Nexys A7 FPGA Trainer Board

- Powered from USB (5V)
- FPGA: Xilinx Artix-7 XC7A100T-1CSG324C -> RISC-V processor, SoC
- 128MB DDR2 memory -> main memory
- 12-bit VGA output -> display
- 10/100 Mbps Ethernet -> network
- USB-UART Bridge -> mouse
- microSD card connector -> 16GB storage
- Pmod connectors -> PS2 keyboard



RV-PC: RISC-Vパーソナルコンピュータ \$500

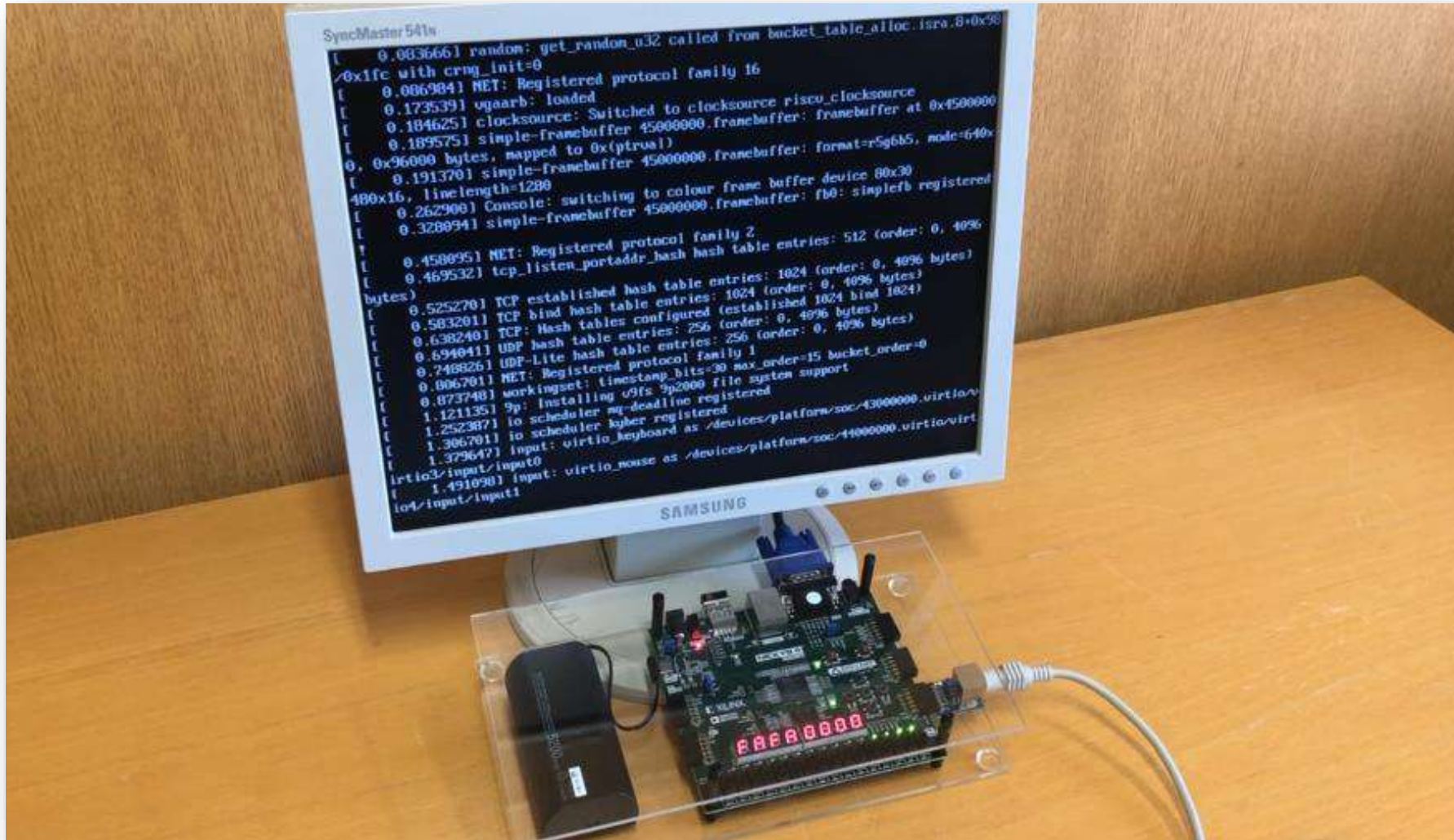
- Stand-alone RISC-V computer
 - Digilent Nexys A7 FPGA Board
 - Pmod ps2 keyboard / PS2 keyboard
 - USB wireless mouse
 - Mobile battery
 - VGA display
 - Some cables (microUSB, VGA)
 - Two acrylic plates, spacers
 - Option, ethernet connection



RV-PC の何がすごいのか？

- RISC-V (RV32IM) のプロセッサを搭載してプログラムを実行
 - できます
- PS2キーボードからの入力
 - できます
- VGAディスプレイ(640x480 pixel, 9-bit color)への出力
 - できます
- RISC-VのA拡張, Zicsr拡張, Zifencei拡張を実装してLinuxを動作
 - できます
- 不揮発性ストレージ(SDカード)への読み書き
 - できます
- X Window Systemを起動し, マウスを使ってGUIアプリケーションを動かす
 - できます
- 100Mbpsイーサネットでネットワーク接続してデータの送受信
 - できます
- 無料で, プロセッサを含むハードウェア構成を変更 (Verilog HDL, FPGA)
 - できます

RV-PC: Linux対応のRISC-Vパーソナルコンピュータ



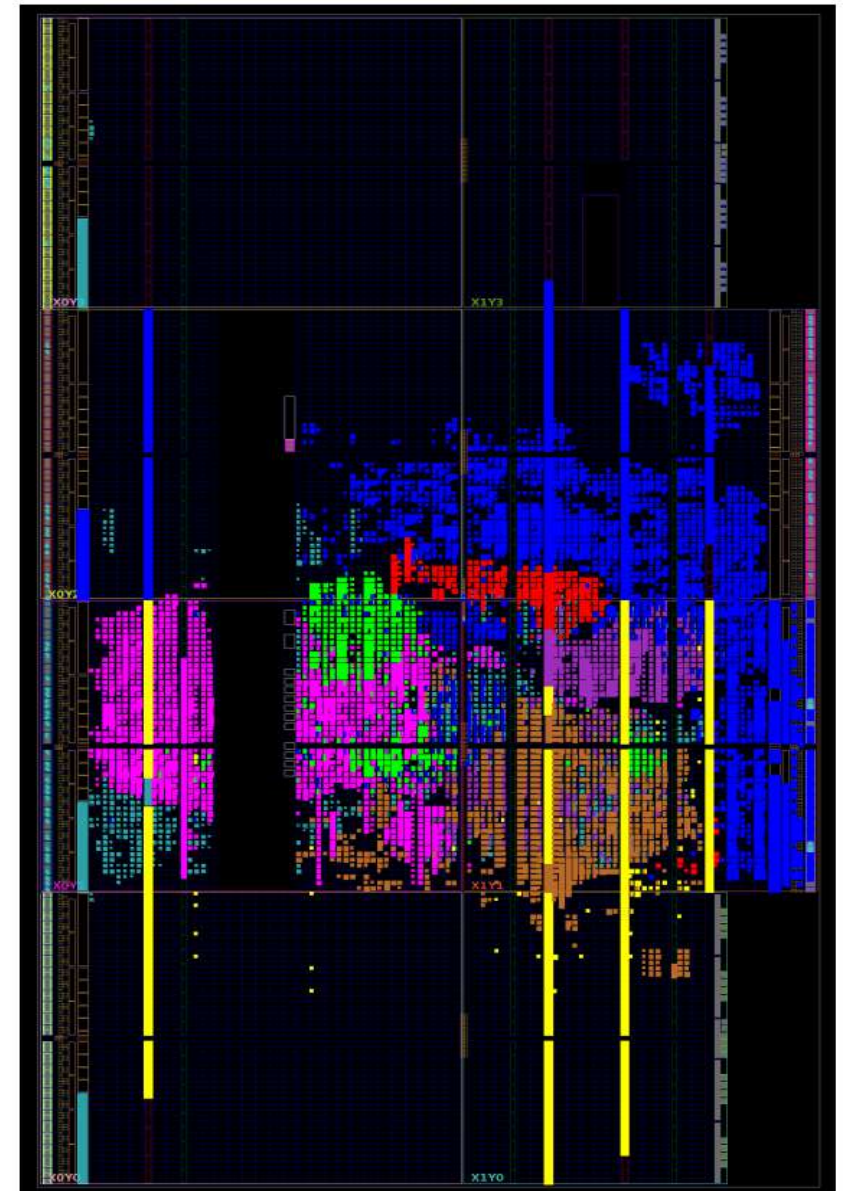
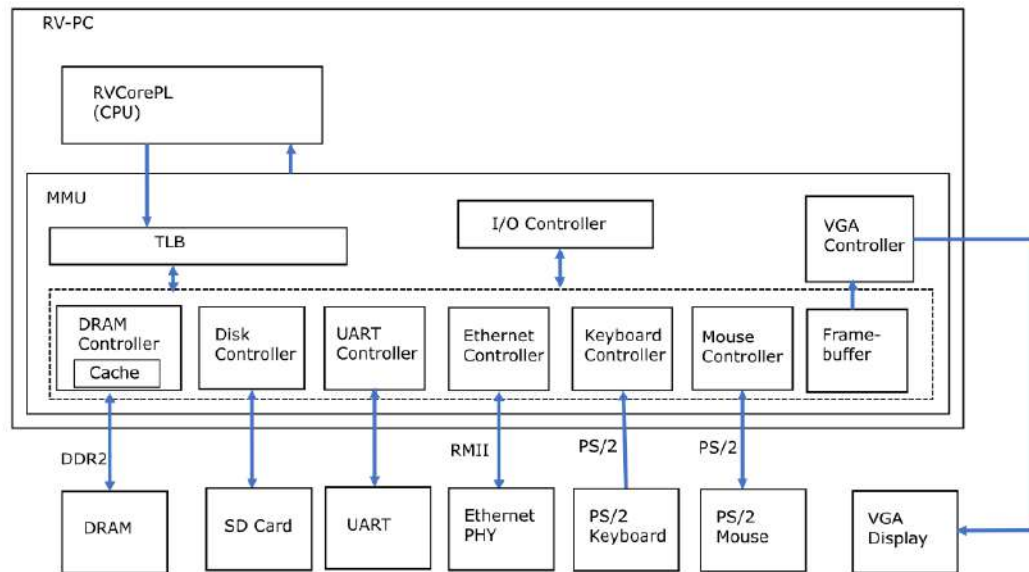
- 137秒のビデオを用意しました。

https://youtu.be/Kt_iXVAjXcQ

FPGAに実装されているハードウェアとハードウェア量

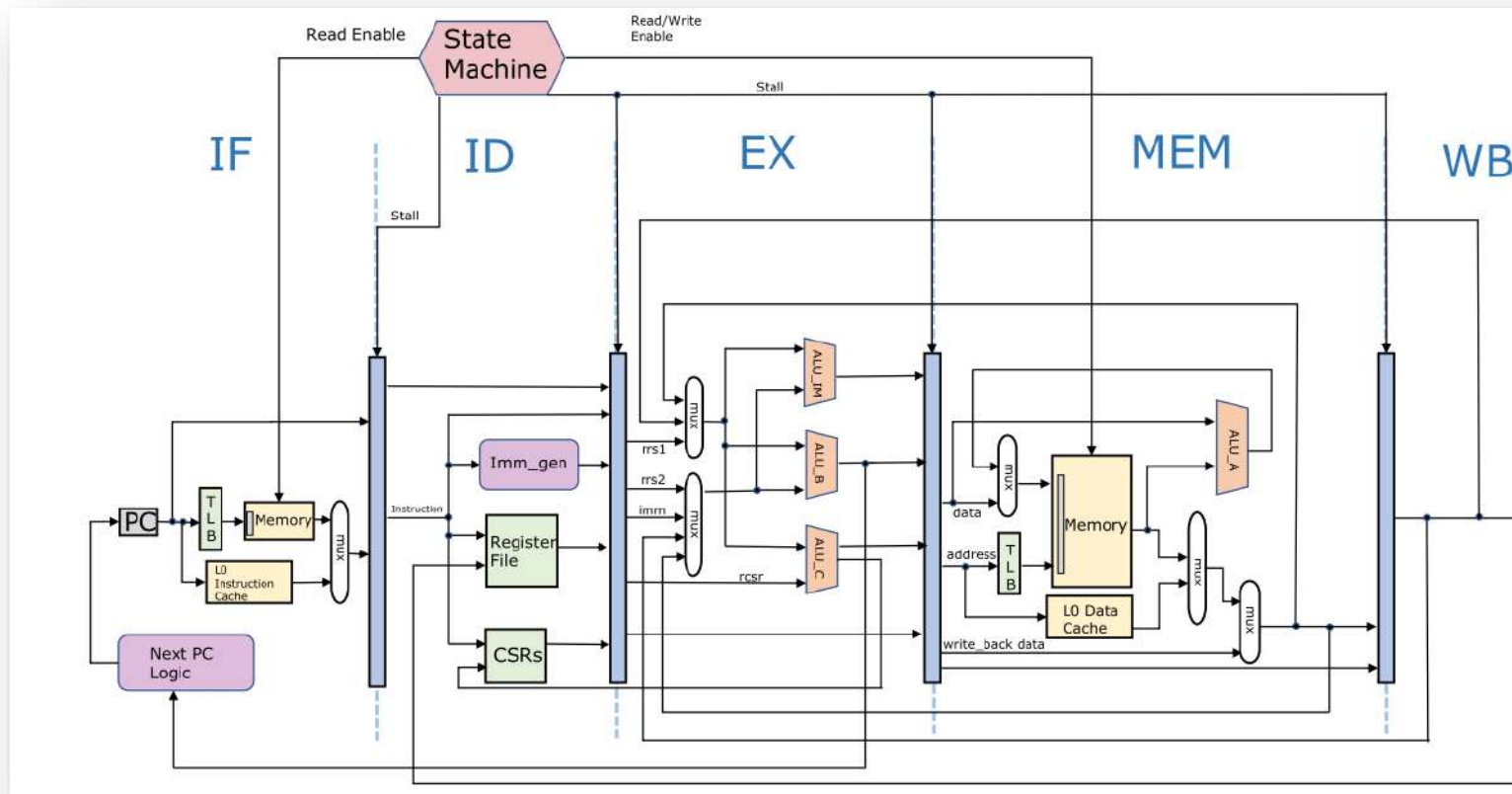
● FPGA: Xilinx Artix-7 XC7A100T-1CSG324C

色	モジュール
桃色	RVCorePL(L0 キャッシュを除く)
黄緑色	L0 命令およびデータキャッシュ
青色	DRAM コントローラ (L1 キャッシュを含む)
赤色	SDCRAM
黄色	フレームバッファ
紫色	I/O コントローラ
茶色	各デバイスの合算 (UART, ディスク, イーサネット, キーボード, マウス, VGA)



RVCorePL: RISC-Vのパイプラインプロセッサ

- RVCorePL (RISC-V Core Pipelined & Linux version) in Verilog HDL
- 典型的な IF, ID, EX, MEM, WB の5段のパイプラインプロセッサ
- 75MHzの動作周波数, about 130 Coremark Score



- 重要なモジュールはゼロから記述

```
97 PS2Receiver_keyboard.v
225 VGA.v
145 cachetest.v
127 console.v
161 debug.v
127 disk.v
515 dram.v
659 ether.v
257 keyboard.v
165 loader.v
487 main.v
987 memory.v
239 microc.v
1138 mmu.v
361 mouse.v
1785 rvcorem.v
381 sdccont.v
1116 sdcram.v
557 top.v
9529 total
```

```

/***** main processor *****/
/*****
module m_RVCoreM(CLK, RST_X, w_stall, r_halt, w_insn_addr, w_data_addr, w_insn_data, w_data_data, w_is_dram_data,
                w_data_wdata, w_data_we, w_data_ctrl, w_priv, w_satp, w_mstatus, w_mtime, w_mc_mode,
                w_mtimecmp, w_wmtimecmp, w_clint_we, w_mip, w_wmip, w_plic_we, w_busy, w_pagefault,
                w_tlb_req, w_tlb_flush, w_core_pc, w_core_ir, w_core_odata, w_init_stage);
    input  wire          CLK, RST_X, w_stall;
    input  wire [127:0]  w_insn_data;
    input  wire [127:0]  w_data_data;
    input  wire          w_is_dram_data;
    input  wire [63:0]   w_wmtimecmp;
    input  wire          w_clint_we;
    input  wire [31:0]   w_wmip;
    input  wire          w_plic_we;
    input  wire          w_busy;
    input  wire [31:0]   w_pagefault;
    input  wire [2:0]    w_mc_mode;

    output reg          r_halt;           // register, set if the processor is halted
    output wire [31:0]  w_core_odata;     // constant 0
    output wire [31:0]  w_data_wdata;     // from r_data_wdata
    output wire [31:0]  w_insn_addr;      // from r_insn_addr
    output wire [2:0]   w_data_ctrl;      // from r_data_ctrl
    output wire [31:0]  w_data_addr;      // from r_mem_addr
    output wire [63:0]  w_mtime;         // from register mtime

```



修士論文

Linux が動作する RISC-V エミュレータの設計と実装

指導教員: 吉瀬 謙二 准教授

平成 31 年 1 月

提出者

情報理工学院 情報工学系 情報工学コース

17M30619 黒田 幸作

2019.01



修士論文

Linux が動作する FPGA 向けの
RISC-V コンピュータシステム

指導教員: 吉瀬 謙二 准教授

令和 2 年 1 月

提出者

情報理工学院 情報工学系 情報工学コース

18M30746 三浦 順也

2020.01

学士特定課題研究論文

FPGA で動作する高性能な
RISC-V コンピュータシステムの設計と
実装

廣畑 和樹

17B12978

東京工業大学
情報理工学院
情報工学系

指導教員 吉瀬 謙二

2021 年 1 月

2021.01

Journal

1. Hiromu Miyazaki, Takuto Kanamori, Md Ashrafal Islam, and Kenji Kise: RVCoreP: An optimized RISC-V soft processor of five-stage pipelining, IEICE Transactions on Information and Systems, Vol.E103-D, No.12, pp.2494-2503 (December 2020).

Preprint

1. Takuto Kanamori, Hiromu Miyazaki, and Kenji Kise: RVCoreP-32IC: A high-performance RISC-V soft processor with an efficient fetch unit supporting the compressed instructions [arXiv:2011.11246](https://arxiv.org/abs/2011.11246) [cs.AR] (2020-11-23).
2. Md Ashrafal Islam, Hiromu Miyazaki, and Kenji Kise: RVCoreP-32IM: An effective architecture to implement mul/div instructions for five stage RISC-V soft processors, [arXiv:2010.16171](https://arxiv.org/abs/2010.16171) [cs.AR] (2020-10-30).

Preprint

1. Hiromu Miyazaki, Takuto Kanamori, Md Ashrafal Islam, Kenji Kise: RVCoreP : An optimized RISC-V soft processor of five-stage pipelining, [arXiv:2002.03568](https://arxiv.org/abs/2002.03568) [cs.AR] (2020-02-10).
2. Junya Miura, Hiromu Miyazaki, Kenji Kise: A portable and Linux capable RISC-V computer system in Verilog HDL, [arXiv:2002.03576](https://arxiv.org/abs/2002.03576) [cs.AR] (2020-02-10).

日本初、産学連携でFPGA利用環境と学習機会を無償で提供

ACRiルームは、オンラインで無償利用できるFPGAの利用環境で、東京工業大学に設置された100枚を超えるFPGAボードと開発用ソフトウェアをリモートからアクセスして利用する。



ACRi ルームへようこそ！

🕒 2021.01.14 🕒 2020.06.14

[ようこそ](#)。ACRi ルームは、100枚を超える FPGA ボードや [FPGA StarterBOX](#) を含むサーバ計算機をリモートからアクセスして利用できる FPGA 利用環境です。

[New] 日別スケジュールをリニューアルしました。ページ遷移をすることなく全てのサーバの予約状況をチェックできます。(2021-01-14)

日別スケジュール

<前日 2021-04-23 * > 翌日> 移動

サーバ	ag001 (U200)	as001 (U200)	as002 (U250)	as003 (U280-ES1)	as004 (U50)	vs001	vs002	vs003
00:00	Close	Close	Close	Close	Close	Close	Close	Close
03:00	Close	Close	Close	Close	Close	Close	Close	Close
06:00	Close	Close	Close	Close	Close	Close	Close	Close
09:00	Open	Open	Open	Open	Close	Open	Open	Open
12:00	Open	Open	Open	Open	Close	Open	Open	Open
15:00	Open	Open	Open	Open	Close	Open	Open	Open
18:00	Open	Open	Open	Open	Open	Open	Open	Open
21:00	Open	Open	Open	Open	Open	Open	Open	Open

予約したい日をリストから選択し、移動ボタンを押してください。その日のサーバの予約状況が下の表に表示されます。利用受付は各時間帯終了の10分前まで、キャンセルは各時間帯開始の30分前までです。1日の予約は2枠 (現在、期間限定で4枠に増枠中です) までです。

サーバの利用時間は各時間帯の開始時刻から、次の時間帯の開始時刻の**5分前**までです (例: 12:00 の枠を予約すると 12:00~14:55 を利用できます)。現在の時間帯に予約を入れた場合、サーバに設定が反映され次第 (2分程度かかります) サーバの利用が可能です。

サイト内を検索 🔍

ACRi ルームの情報

- [ようこそ](#)
- [予約ページトップ](#)
- [ニュースとメンテナンス情報](#)
- [フォーラム](#)
- [ギャラリーと技術情報](#)

ログイン/ログアウト

[ログイン](#)

ACRi ルームの利用説明

- [利用規約](#)
- [よくある質問](#)
- [利用できるボード](#)
- [アカウント申請方法](#)
- [サーバの利用方法](#)

- FPGA入門用ボードのNexys A7で手軽に実現するLinux対応のRISC-Vパーソナルコンピュータである **RV-PC** を紹介
- 今後の予定
 - ソースコードのリファクタリングと公開
 - 浮動小数点演算ユニットの実装
 - 安定して動作するように
 - 多様な入出力デバイスが利用できるように
 - 高速に動作するように



Tokyo Tech

I welcome your questions,
comments and suggestion.



Special thanks to Mr. Hirohata Kazuki, the leading designer of RV-PC.

